

CONVERSION A/D y D/A

PASOS EN LA CONVERSION

A/D (De señal Analógica a Numérica)

- SELECCION
- MUESTREO (S/H)
- MANTENIMIENTO (S/H)
- CUANTIFICACION (ADC)
- CODIFICACION (ADC)

D/A (De señal Numérica a Analógica)

- DECODIFICACION (DAC)
- FILTRADO

- SELECCION

De varias señales disponibles, se escoge una mediante *multiplexores*. Si es necesario, sigue una etapa de amplificación y filtrado de la señal.

- MUESTREO

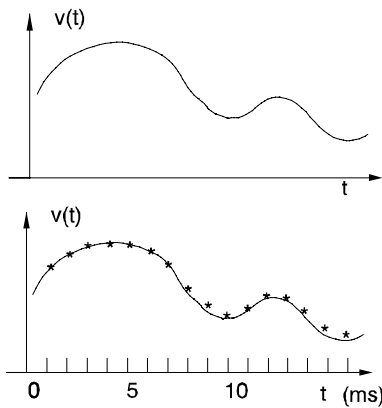


figura.1

a) Se parte de una señal analógica (p.ej. tensión que varía de forma continua frente al tiempo (fig.1a)), y se toma sólo un número finito de muestras en el tiempo. En la figura.1b se toman muestras cada milisegundo, el periodo de muestreo es 1 ms, y la frecuencia de muestreo (f_m) es de 1 kHz.

b) ¿Cada cuanto tiempo deben tomarse las muestras para que no se pierda información en el muestreo? La respuesta la da el teorema de muestreo.

Teorema de muestreo (o de Nyquist, o de Shannon)

Sea una señal limitada en frecuencia (si no lo es, se filtra para que lo sea), con frecuencia máxima f_{max} . Para no perder información, la frecuencia de muestreo (f_m) debe ser :

$$f_m > 2 f_{max}$$

A $2 \cdot f_{max}$ se le llama "frecuencia de Nyquist"

Para reconstruir la señal, basta hacer un filtrado pasobaja, con frecuencia de corte f_c comprendida entre f_{max} y $(f_m - f_{max})$. En la figura.2: entre 15 kHz y 17 kHz (= 32 kHz-15 kHz).

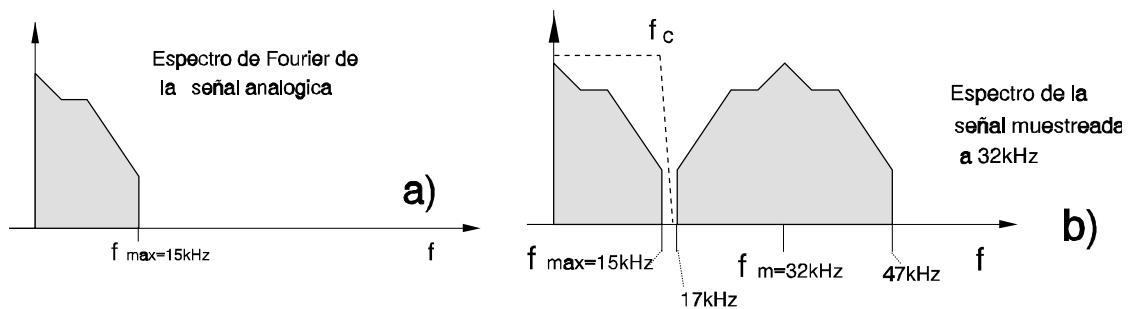


figura.2

Si la señal no está limitada en frecuencia, o bien la frecuencia de muestreo es menor que $2f_{MAX}$ se produce el "aliasing". Al solaparse los espectros, se pierde información (ver figura.3).

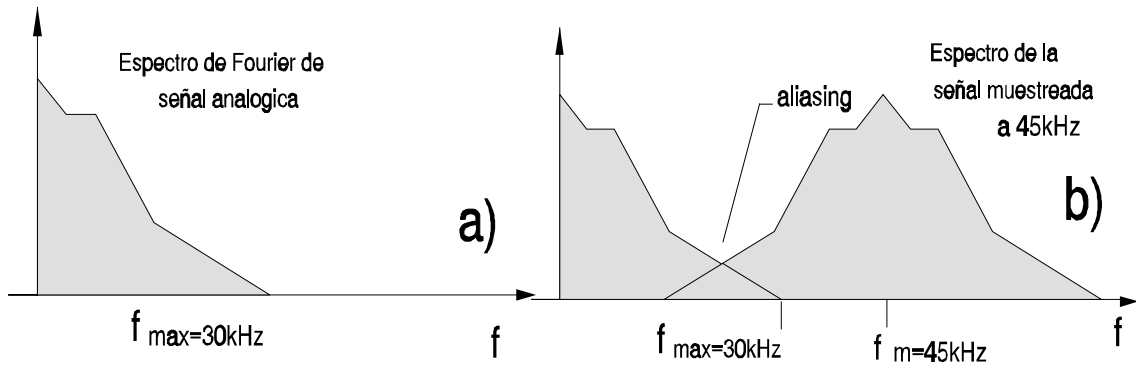


figura.3

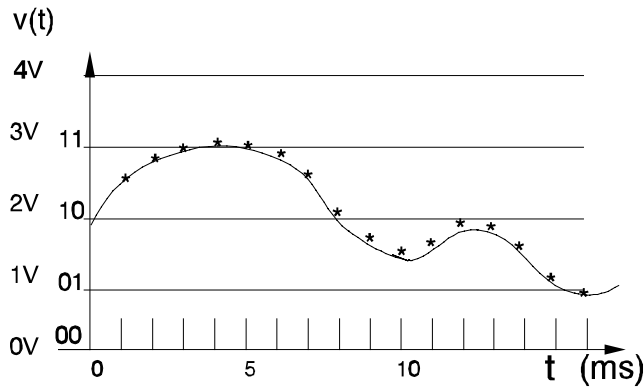
- MANTENIMIENTO

La muestra tomada debe almacenarse el tiempo suficiente como para que las siguientes etapas puedan convertirla en palabra numérica.

- CUANTIFICACION

Aproximación de los valores analógicos de las muestras tomadas, por un valor próximo, correspondiente a un conjunto discreto de valores. En este proceso siempre se pierde información, pues se realizan aproximaciones.

Si se codifican las muestras con sólo 2 bits, los valores analógicos deberán aproximarse a sólo 4 ($=2^2$) valores (0V, 1V, 2V, 3V en la figura.4). El número de bits de cuantización se llama resolución, y los conversores A/D y D/A comerciales suelen tener resoluciones de 10,12,14,16 y 18 bits.



En la figura.4 al cuantificar se aproxima:

2,5V → 2	1,7 → 1
2,8V → 2	1,3 → 1
2,99 → 2	1,6 → 1
3,00 → 3	0,9V → 0
2,99 → 2	1,8 → 1
2,9V → 2	1,6 → 1
2,6 → 2	1,2 → 1
2,1 → 2	0,9 → 1

figura.4

1LSB es el cambio de tensión analógica de 1 cuanto. En el ejemplo mostrado $1LSB = 1V = (4V-0V)/2^n = FSR/2^n$ ($n=$ resolución= n^o de bits=2, FSR=Full Scale Range). Aquí, en este ejemplo, el error (máximo) de cuantización es de $1LSB=1V$.

Otro tipo de cuantización, con error de cuantización de $\frac{1}{2}\text{LSB}$:

Error de cuantización $=\frac{1}{2}\text{LSB} = 0,5\text{V} = \frac{1}{2}\cdot(3\text{V}-0\text{V})/(2^n-1)$.
 (FSR=3V-0V).

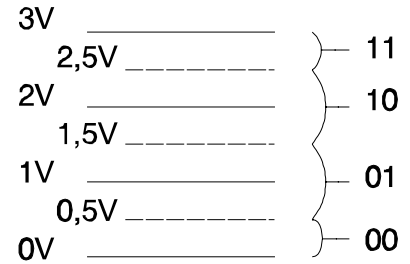


figura.5

Cuantización no lineal:

El cuanto tiene distinto tamaño. En la figura.6 es más pequeño a bajas tensiones (se protege mejor la información "de bajo volumen"). En la figura.7 se tiene otro ejemplo: En los primeros 2 ms las 8 muestras se codifican con 2 bits (4 intervalos) con un LSB grande. En los siguientes 2 ms las 8 muestras se codifican con 2 bits, pero ahora el LSB es más pequeño.

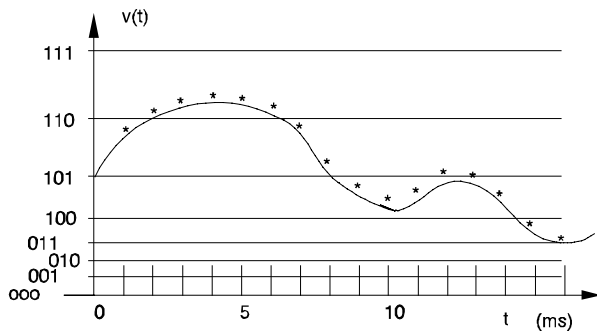


figura.6

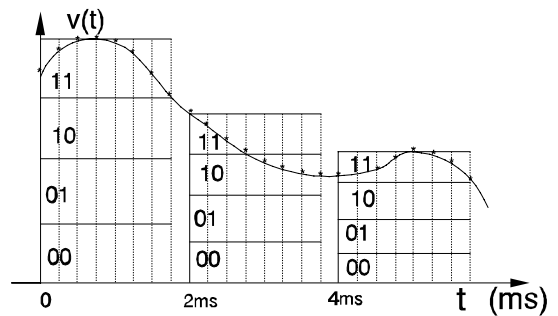


figura.7

- CODIFICACION

A cada muestra cuantificada se le asigna una palabra digital según un código escogido. Los tipos de codificación más habituales:

SB		TC		
7V	111	+3V	011	+3V
6V	110	+2V	010	+2V
5V	101	+1V	001	+1V
4V	100	0V	000	+0V
3V	011	-1V	111	-0V
2V	010	-2V	110	-1V
1V	001	-3V	101	-2V
0V	000	-4V	100	-3V
		OB		OC

SB = Binario Unipolar (Straight Binary)

OB = Binario Decalado o Desplazado (Offset Binary)

TC = Complemento a 2 (Two Complement)

OC = Complemento a 1 (One Complement)

$$\text{COB} = \overline{\text{OB}}$$

$$\text{CSB} = \overline{\text{SB}}$$

tabla.1

- DECODIFICACION Y FILTRADO

Convertir la palabra digital (numérica) en tensión analógica. El resultado para una señal arbitraria:

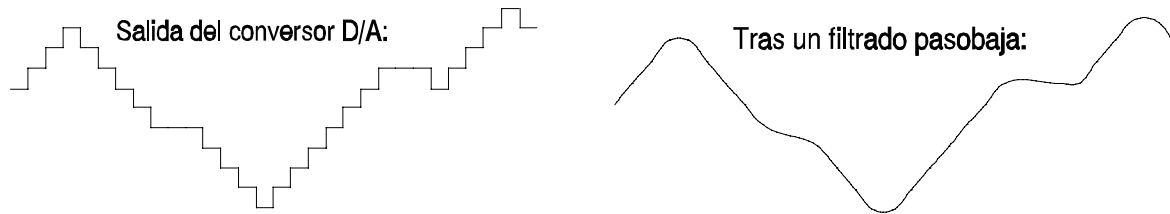


figura.8

Aparece como una señal escalonada, los escalones serán más finos cuanto mayor sea la resolución (nº de bits) usada.

Para recuperar la señal original se realiza un filtrado pasobaja, con frecuencia de corte mayor que f_{\max} (f_{\max} =frecuencia máxima de la señal).

CIRCUITOS

- SELECCION

Realización de multiplexores y demultiplexores.

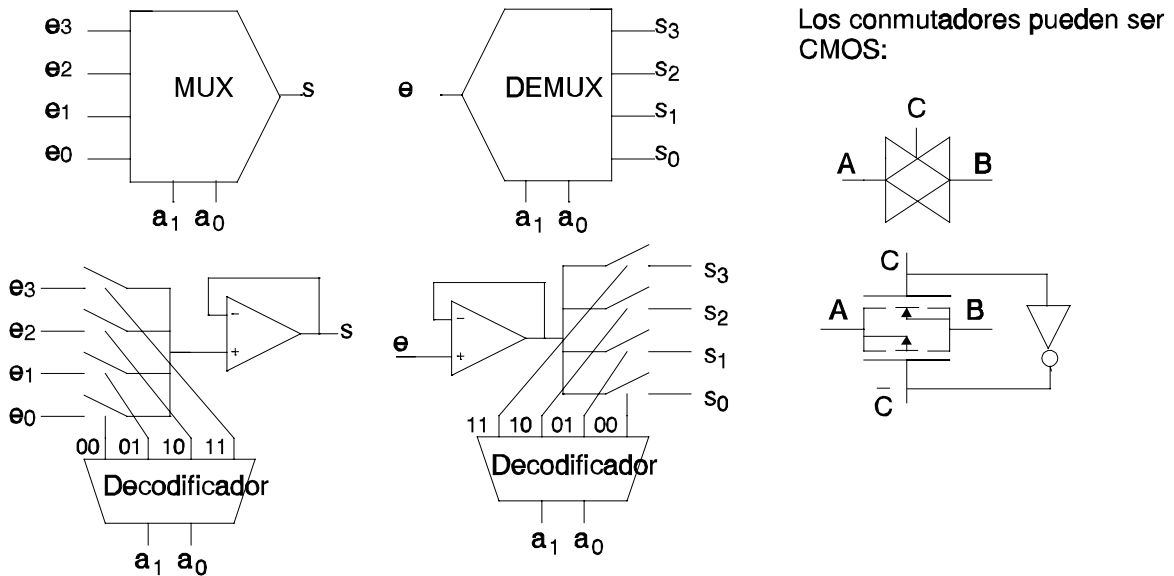
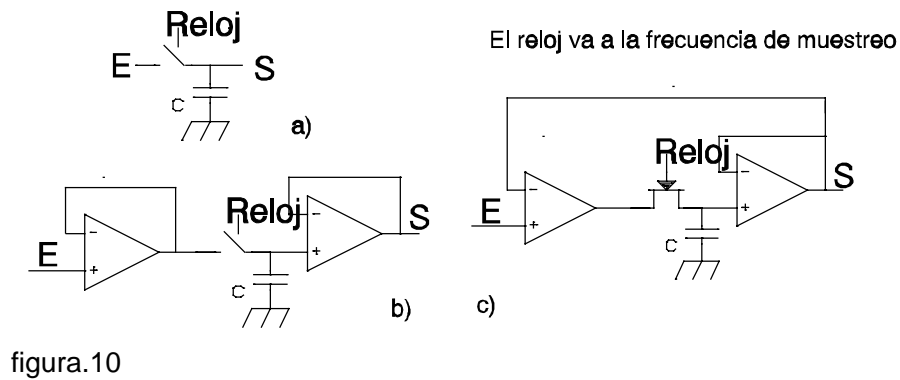
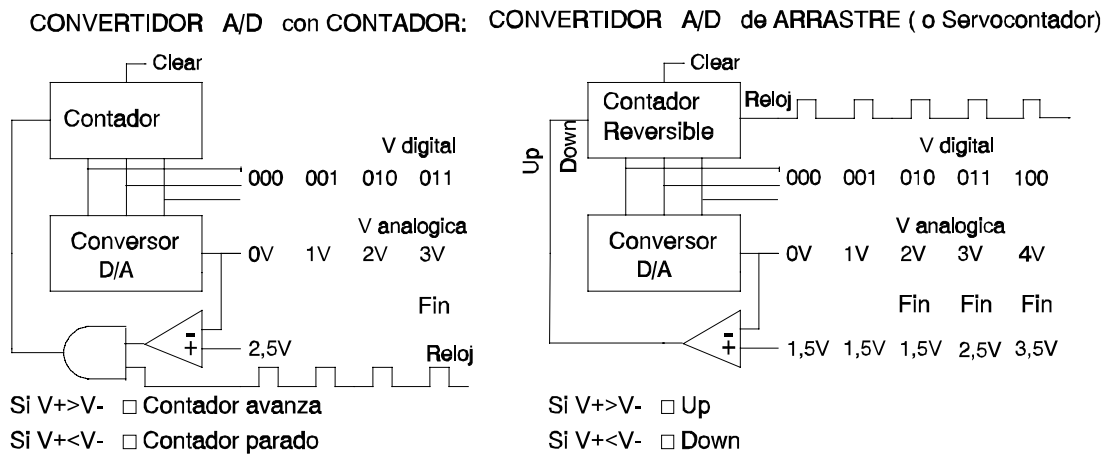


figura.9

- MUESTREO y MANTENIMIENTO (S/H)



- CUANTIZACION y CODIFICACION (ADC)



Convertidor A/D con contador

Primero se empieza con un impulso de borrado, que pone el contador a 000. Mientras la tensión analógica de entrada a convertir (2,5V), sea mayor que la representación analógica del número que lleva el contador, la salida del Amp.Op. será "1", el reloj pasa por la puerta "AND" y llega al contador que sigue subiendo. Cuando la salida del contador sea mayor que la tensión analógica a convertir (2,5V), la salida del Amp.Op. será "0", y el contador se para.

La conversión puede tardar desde 0s hasta $2^3 \cdot T$ segundos (T =periodo del reloj). En media un convertidor de n bits tarda $(2^n \cdot T) / 2$ segundos.

Convertidor A/D de arrastre (o servoconvertidor)

Este es apropiado cuando la tensión analógica de entrada varía de forma suave; en este caso la conversión puede realizarse (en media) en sólo T segundos (T =periodo del reloj).

Se utiliza un contador reversible. El contador sube si recibe un "1" ($V+ > V-$) y baja si recibe un "0" ($V+ < V-$).

Convertidor A/D por aproximaciones sucesivas

La mayor parte de los convertidores ADC son de este tipo, permiten altas resoluciones (nº de bits) y son relativamente rápidos y baratos. El tiempo medio de conversión es $n \cdot T$ (T =periodo del reloj).

Ejemplo: Se tiene una tensión analógica entre 0V y 7V, que se cuantiza con 3 bits desde 000→0V hasta 111→7V (101→5V ...). La tensión analógica a convertir es 5,5V.

Procedimiento:

Se pone el primer bit a 1 y los demás a 0: 100→4V

Se compara 4V con la tensión analógica 5,5V, $4V < 5,5V$

Como $4V < 5,5V$ el primer bit se deja a 1, y el segundo se pone a 1: 110→6V

Se compara 6V con la tensión analógica 5,5V, $6V > 5,5V$

Como $6V > 5,5V$ el 2º bit se pone a 0, y el tercero se pone a 1: 101→5V

Se compara 5V con la tensión analógica 5,5V, $5V < 5,5V$

Como $5V < 5,5V$ en el último bit no se cambia ya. Resultado: 101 para 5,5V.

Convertidor A/D comparador en paralelo

Este convertidor A/D (ADC) es prácticamente instantáneo, por contra al aumentar la resolución (nº de bits) el circuito aumenta exponencialmente en tamaño y coste: En el ejemplo de la figura, se usan 3 Amp.Op. ($=2^2-1$). Para un convertidor de sólo 14 bits se necesitarían $2^{14}-1=16383$ Amplificadores operacionales, algo parecido sucedería con el diseño del decodificador.

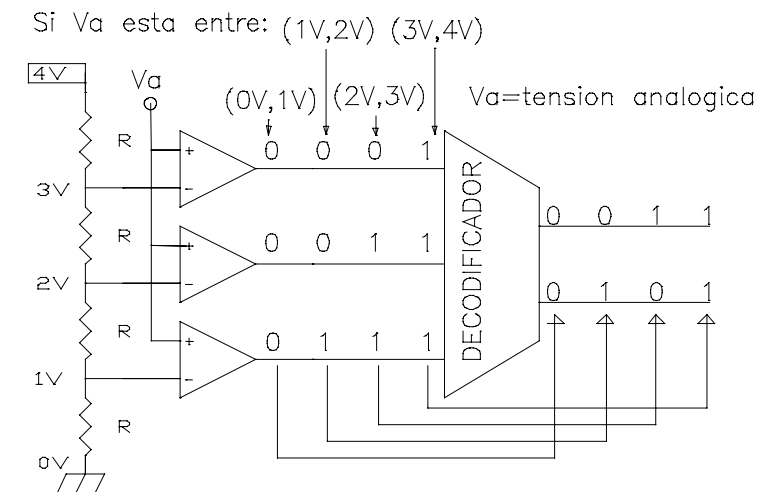


figura.12

- DECODIFICACION (DAC)

Convertidor D/A de resistencias ponderadas

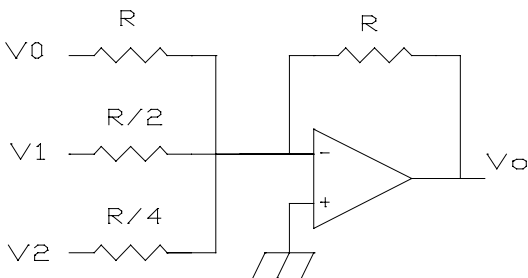


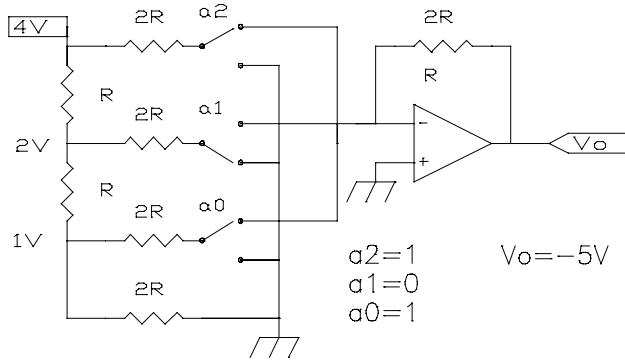
figura.13

Con altas resoluciones (nº de bits) es muy complicado encontrar resistencias con los valores requeridos y tolerancias pequeñas.

$$V_0 = -R \left[\frac{V_2}{R/4} + \frac{V_1}{R/2} + \frac{V_0}{R} \right] = (*) - \frac{R}{R} \cdot 5V [4 \cdot a_2 + 2 \cdot a_1 + 1 \cdot a_0]$$

* si $V_i = a_i \cdot 5V$ con $a_i = 0$ ó 1

Convertidor D/A de escalera invertida



A cualquier resolución todos los valores de resistencias se reducen a R y 2R. No se producen transitorios, ni palabras digitales falsas a la salida, pues el conmutador siempre está conectado a 0V (bien a tierra, o a tierra virtual).

figura.14

$$v_0 = a_2 \cdot 4V \left(-\frac{2R}{2R} \right) + a_1 \cdot 2V \left(-\frac{2R}{2R} \right) + a_0 \cdot 1V \left(-\frac{2R}{2R} \right)$$

$$= -(4 \cdot a_2 + 2 \cdot a_1 + 1 \cdot a_0)$$

Convertidor D/A con red de conmutadores

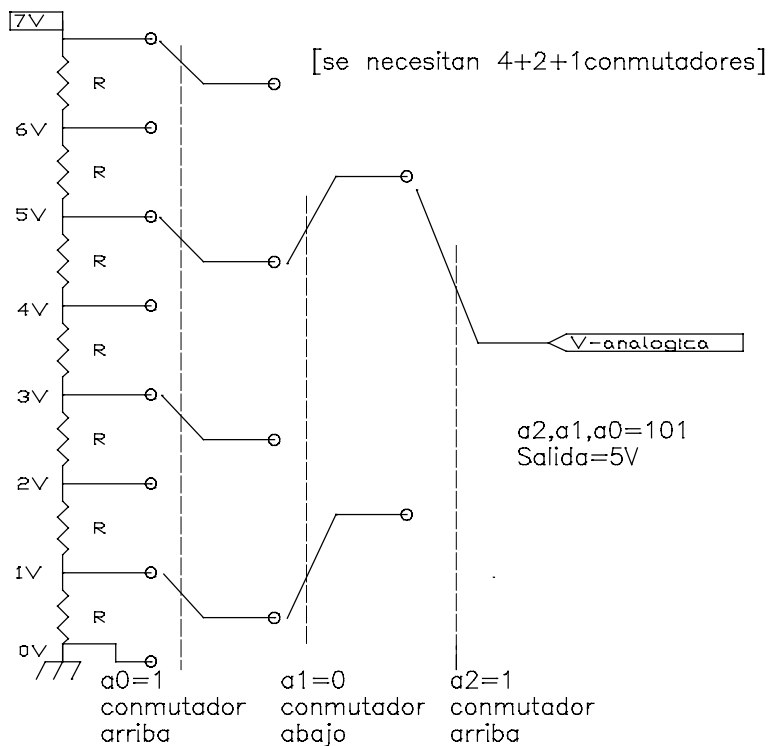


figura.15